



Entreprises,

- Nom de l'entreprise : EVOSYS SAS.....
- Ville et code postal : ...Le Plessis Robinson.....92350.....
- Nom du laboratoire académique partenaire (si déjà connu):
- Numéro de reconnaissance du laboratoire :
- Descriptif de la thématique de recherche (*sans aucun caractère confidentiel*) :

Automatisation de la vérification formelle des systèmes de signalisation ferroviaire temps réel

Contexte scientifique et problématique :

La société EVOSYS¹, spécialiste des systèmes critiques dans le domaine aéronautique et ferroviaire, est engagée dans une démarche R&D pour permettre l'industrialisation des Méthodes Formelles.

La vérification formelle des systèmes de signalisation ferroviaire est une problématique difficile car :

- L'automatisation de la conduite des trains et des métros rend les systèmes très complexes,
- La signalisation ferroviaire est constituée d'un grand nombre d'équipements en interaction.
- Les systèmes doivent garantir un niveau de sûreté de fonctionnement très élevé.

La vérification des propriétés de ces systèmes se heurte à plusieurs problèmes d'ordre pratique et théorique. L'obstacle majeur est l'explosion combinatoire des états possibles d'un tel système rencontré lors de la vérification du modèle (Model-Checking).

Le défi est de proposer des modèles qui soient suffisamment expressifs tout en restant raisonnablement analysables. Une fois l'étape de modélisation terminée, on souhaite vérifier que le système satisfait un certain nombre de propriétés. L'objectif est donc de développer

¹ www.evosys.fr

une méthodologie générale pour une vérification efficace permettant de résoudre le problème de l'explosion combinatoire.

Objectifs de la thèse :

Une première étape du travail du doctorant sera l'identification des besoins des industriels sur leurs systèmes, en termes de modélisation et de propriétés à vérifier. Il s'agira ensuite d'étudier la faisabilité de la vérification par Model-Checking de ces propriétés.

Le doctorant pourra étudier la sémantique opérationnelle des techniques d'optimisation pour minimiser ou éviter le risque d'explosion d'états du système.

L'objectif principal de cette thèse est de développer des algorithmes de traitement et d'analyse efficaces pour la vérification formelle des systèmes de signalisation ferroviaire. Les aspects suivants seront analysés : système synchrone et périodique, variables continues, explosion combinatoire. Ces algorithmes seront intégrés dans un outil de vérification formelle.

L'étude et les résultats devront être exploitables dans le cadre de la démarche R&D de EVOSYS, une attention particulière sera donc portée à la documentation de la thèse.

Mots-clés : systèmes de signalisation ferroviaire, langages formels, Model Checking, ingénierie logicielle.

Environnement de travail

Compétences et aptitudes requises :

- **Master 2** en informatique
- **Connaissances :**
 - Modélisation formelle: machine à états (automates), validation formelle, vérification de propriétés par model checking;
 - Contexte: systèmes embarqués, critiques, temps réel;
 - Informatique de base: programmation et algorithmie, génie logiciel, architecture, composants.
- Anglais technique et scientifique indispensable, bonnes aptitudes rédactionnelles en français et en anglais (documentation utilisateurs, publications, etc.)

Environnement de l'étude

- **Lieu :** Ce travail aura lieu au siège de la société EVOSYS.

Candidature : envoyer une lettre de motivation, les relevés de notes de M1 et M2 ou des diplômes équivalents, un CV, un résumé du projet de master et une lettre de recommandation si possible.

● Date de recrutement : ... septembre 2010

● Adresse e-mail à laquelle le candidat doit envoyer sa candidature :

.....jean.luans@evosys.fr.....